

# High Performance Computing

## Prova scritta – 17 giugno 2019 – 1h30

PARTE 1 – RISPOSTA SINGOLA - Ogni domanda ha una sola risposta VERA.

- Una risposta esatta fa acquisire il punteggio positivo riportato a fianco della domanda
- Una risposta errata fa perdere il punteggio negativo riportato a fianco della domanda
- Una risposta lasciata in bianco viene valutata 0

1. (2, -.5) I loop OpenMP
  - a) Possono essere statici o dinamici, a seconda di come vengono allocati i chunk di lavoro ai vari thread
  - b) Possono essere statici o dinamici, a seconda di come viene suddiviso in chunk il lavoro che verrà poi allocato ai vari thread
  - c) Possono essere statici o dinamici, a seconda di come vengono creati i chunk di lavoro agendo sulla clausola private
  - d) Possono essere statici o dinamici, a seconda di come vengono creati i chunk di lavoro agendo sulla clausola shared
2. (2, -.5) Quale funzione si utilizza in CUDA per sincronizzare tra loro i thread di un blocco?
  - a) threadIdx.x
  - b) \_\_syncthreads()
  - c) cudaDeviceSynchronize()
  - d) cudaMemcpy(...)
3. (2, -.5) La distribute RAM in una FPGA
  - a) Nessuna delle altre risposte è vera
  - b) È di tipo read-only
  - c) Si realizza interconnettendo diverse block RAM in un unico blocco di memoria logico
  - d) Si realizza utilizzando i flip-flop presenti all'interno delle LUT di un CLB

**PARTE 2 – (POSSIBILI) RISPOSTE MULTIPLE -**  
**Ogni domanda può avere da una a quattro risposte CORRETTE.**

- Ogni risposta esatta viene calcolata: +1
  - Ogni risposta errata viene calcolata: -0.5
  - Una risposta lasciata in bianco viene calcolata: 0
4. Relativamente alla coerenza delle cache di un sistema multiprocessore
- a) Un sistema basato su directory ha migliore scalabilità rispetto a un sistema basato su snooping
  - b) Il protocollo MESI migliora la performance del sistema rispetto al protocollo MSI perché riduce il false sharing
  - c) Il protocollo MESI migliora la performance del sistema rispetto al protocollo MSI perché evita transazioni di coerenza per i dati privati
  - d) Non si può implementare un modello d'esecuzione come quello di OpenMP in assenza di cache coerenti
5. Il dark silicon
- a) È una porzione di transistor di un circuito integrato che non lavora attivamente
  - b) Può essere contrastato tramite riduzione del regime di operazione, o tramite specializzazione della funzionalità
  - c) È indipendente dal processo tecnologico con cui si realizza un circuito integrato
  - d) È il fenomeno che ha portato al paradigma delle architetture eterogenee ad elevato parallelismo
6. Un Directed Acyclic Graph (DAG)
- a) È una rappresentazione intermedia di un compilatore che viene utilizzata prevalentemente nel blocco front-end
  - b) È una rappresentazione intermedia di un compilatore che viene utilizzata prevalentemente nel blocco back-end
  - c) È comunemente utilizzato per rappresentare le dipendenze tra i task di un programma OpenMP o di altro modello di programmazione basato su tasking
  - d) Cattura bene il data flow di un programma, ma non altrettanto bene il control flow
7. La direttiva #pragma HLS unroll
- a) Implementa il loop unrolling in un programma OpenMP
  - b) Implementa il loop unrolling nei tool Vivado
  - c) Aumenta il grado di parallelismo, ma aumenta anche il numero di risorse utilizzate di un fattore n.
  - d) Aumenta esponenzialmente il tempo di compilazione

### PARTE 3 – DOMANDE APERTE

- Una risposta esatta fa acquisire il punteggio positivo riportato a fianco della domanda
- Una risposta errata può eventualmente causare una penalità che dipende dalla gravità dell'errore
- Una risposta lasciata in bianco viene calcolata: 0
- L'eventuale sfioramento del limite di righe o parole (laddove imposto), porterà a una decurtazione di un punto per ogni riga
- SI RICORDA CHE L'UNICO FOGLIO DA CONSEGNARE E' IN CALCE AL COMPITO. QUESTO FOGLIO, PUO' SERVIRE ESCLUSIVAMENTE COME "BRUTTA COPIA". EVENTUALI RISPOSTE SCRITTE IN QUESTO FOGLIO NON VERRANNO PRESE IN CONSIDERAZIONE

8. **(8 pt)** Si descriva brevemente come funziona la constant propagation, fornendo un semplice esempio su rappresentazione intermedia SSA

9. **(8 pt)** Si descrivano brevemente le caratteristiche progettuali del paradigma big-little sfruttato dalle CPU ARM. Si spieghino le modalità operative principali e quali problematiche di performance o consumo energetico sono volte a risolvere.

# High Performance Computing

## Prova scritta – 17 giugno 2019 – 1h30

Nome: \_\_\_\_\_ Cognome: \_\_\_\_\_

Matricola: \_\_\_\_\_

Indicare le risposte corrette apponendo una croce nella casella corrispondente. Per superare la prova bisogna aver raggiunto almeno 9 punti nelle domande a risposta singola/multipla, ed almeno 15 complessivamente. **Questa è l'unica pagina che dovete consegnare.** Per comodità avete anche una copia di questa pagina per calcolare il voto da sole/soli durante la correzione.

	Risposte				Punti/ Penalità	
	A	B	C	D		
1					2	-0.5
2					2	-0.5
3					2	-0.5
4						
5						
6						
7						

Risposta alla domanda 9 (8 pt):

Risposta alla domanda 10 (8 pt):

# High Performance Computing

## Prova scritta – 17 giugno 2019 – 1h30

Nome: \_\_\_\_\_ Cognome: \_\_\_\_\_

Matricola: \_\_\_\_\_

Indicare le risposte corrette apponendo una croce nella casella corrispondente. Per superare la prova bisogna aver raggiunto almeno 9 punti nelle domande a risposta singola/multipla, ed almeno 15 complessivamente. Per comodità potete usare queste pagine (copia di quelle da consegnare) per calcolare il voto che avete raggiunto durante la correzione.

	Risposte				Punti/ Penalità	
	A	B	C	D		
1					2	-0.5
2					2	-0.5
3					2	-0.5
4						
5						
6						
7						

Risposta alla domanda 9 (8 pt):

Risposta alla domanda 10 (8 pt):